

文章编号: 1000-8829 (2004) S0-0087-04

基于 ADSP-BF561 的数字摄像系统设计

Design of Digital Video Camera System Based on Digital Signal Processor ADSP-BF561

(浙江大学 信息与通信工程研究所, 浙江 杭州 310027) 马海杰, 刘云海

摘要: 介绍了基于 ADI 双核的数字信号处理芯片 ADSP-BF561 的数字摄像系统实现方案。系统包括硬件和软件两部分, 硬件主要有 ADSP-BF561 及其外围电路、音视频模数/数模转换、CF 卡/微硬盘接口等部分。软件主要有操作系统及音视频编解码算法等部分。

关键词: ADSP-BF561; 数字摄像机; 微硬盘; MPEG-4; A/D; D/A

中图分类号: TN948.41

文献标识码: A

Abstract: An implementation of digital video camera system based on ADI dual core digital signal processor ADSP-BF561 is introduced. The system can be divided into two parts—hardware and software design. The hardware design includes ADSP-BF561 and peripheral apparatus, A/D, D/A, CF card or Microdrive and so on. The software includes operating system, audio and video coding algorithm.

Key words: ADSP-BF561; digital video camera; microdrive; MPEG-4; A/D; D/A

随着数字处理技术、芯片设计技术及集成电路制造工艺的进步, 通用处理器如 RISC, DSP 的处理能力能满足对视频实时处理的要求, 而且功耗也非常低, 这为便携式的数字视频设备提供了硬件基础。数字摄像机由镜头、CCD 或 CMOS 图像传感器、A/D 和 D/A (模/数转换电路)、处理器、LCD (液晶显示器)、微硬盘或 CF 卡 (可移动存储器) 和通信接口及 OS 和数据压缩等部分组成。由于采用大容量的微硬盘作为压缩数据记录的载体, 避免了传统摄像机采用磁带作为信号记录的载体所必需的传动机构等相关机械部件给整个系统带来的不稳定性。使得整个数字摄像机系统更可靠, 成本低廉, 应用更普及。

在整个数字摄像系统中, CCD/CMOS 图像传感器把场景的光信号转变为电信号。利用 A/D 转换器将 CCD 产生的电信号

转换为数字信号, 并通过数据接口传输到 ADSP-BF561 的存储器。ADSP-BF561 作为数字摄像机的数字图像处理和压缩以及操作系统运行的主处理器芯片, 完成图像压缩的同时把数据流送到微硬盘或 CF 卡中进行保存。存储在微硬盘或 CF 卡的图像通过通信接口可以输出送到计算机进行各种处理。而在拍摄和播放时可以通过 LCD 液晶显示屏观察图像。

1 ADSP-BF561 芯片介绍

ADSP-BF561 是双内核 750 MHz 处理器, ADSP-BF561 具有对称多处理(SMP)系统结构。SMP 结构在信号处理和控制功能的集成和分割方面能够提供最高的性能和最大的设计灵活性。可以采取 Core A 运行 OS, 网络和相应的控制任务, Core B 运行信号处理的 RISC/DSP 模式, 如图 1 所示; 也可以采用信号处理任务分别在每个内核中的 Pure SMP 模式。

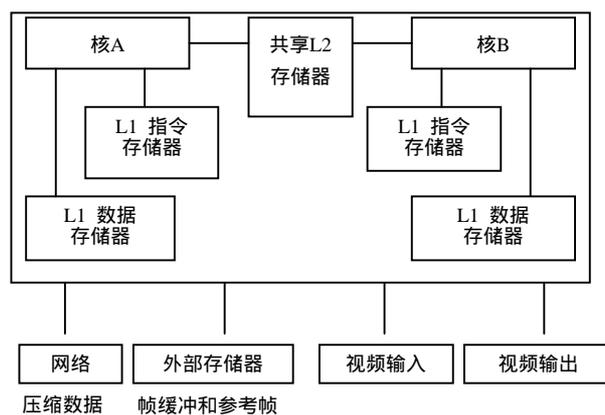


图1 ADSP-BF561 的 (RISC/DSP) 模式

1.1 MSA DSP 内核

双 Blackfin 内核, 每个内核可达到 750 MHz。

328KB 片内存储器, 每个内核支持 32KB L1 指令存储器 (16KB Cache/SRAM), 64KB L1 数据存储器 (32KB Cache/SRAM), 4KB 高速暂存寄存器; 共享 128KB L2 存储器。

每个 Blackfin 内核有 2 个 16 位 MAC, 2 个 40 位 ALU, 4 个 8

位视频 ALU,以及 1 个 40 位的移位器。

每个 MAC 每周可完成一个 16 位乘 16 位的乘法运算,并把结果累加到 40 位的累加器中。支持符号型和无符号型数据格式,舍入与饱和等操作。

ALU 除执行一套传统的 16 位或 32 位数据的算术和逻辑运算外,还包括许多特殊指令用于加速不同的信号处理任务。这些指令包括位操作;专用的一套视频指令包括字节对准和压缩操作,16 位和 8 位截断加,8 位平均操作,8 位减法/绝对值/累加操作等;还提供比较/选择和矢量搜索指令。

40 位的移位器可以执行移位和循环移位,可以用于标准化、提取和存储等操作。

1.2 存储器结构

ADSP-BF561 把存储器视为一个统一的 4GB 的地址空间,使用 32 位地址。所有的资源,包括内部存储器、外部存储器和 I/O 控制寄存器,都占据公共地址空间的各自独立的部分。此地址空间的各部分存储器按分级结构排列,以提供高的性能价格比。一些非常快速、低延迟的存储器(如 CACHE 或 SRAM)的位置非常接近处理器,而更大的低成本、低性能的存储器远离处理器。

L1 存储器是 Blackfin DSP 内核中性能最高的最重要的存储器。L2 存储器提供较低性能的额外容量。通过外部总线接口单元(EBIU),片外存储器可以由 SDRAM、FLASH 和 SRAM 进行扩展,可以访问多达 768MB 的物理存储器。存储器的 DMA 控制器提供高带宽的数据传输能力。它能够在内部 L1/L2 和外部存储器空间之间完成代码或数据的块传输。

1.3 双 16 bit PPI/视频 I/O 接口

ADSP-BF561 提供可直接与并行 A/D 和 D/A 转换器、视频编码和解码器以及其它通用外设连接的并行接口(PPI)。PPI 包括一个专用时钟引脚,多达 3 个帧同步引脚和多达 16 个数据引脚。在 ITU-R656 模式下,PPI 提供 8 或 10 位视频数据的半双工、双向传输。此外,片内还支持行启动和场启动同步包的解码。

1.4 2 个支持 I²S 的串行接口(SPORTs)

ADSP-BF561 除了包含满足典型系统的外设接口外,还包含用于各种音频、视频和调制解调编解码功能的高速串行和并行端口。ADSP-BF561 提供的用于高端消费类音频产品的串口(SPORT)具有两个发送和接收通道,以支持 I²S 数据格式,可以在一片 DSP 上处理 8 个立体声 I²S 通道,每个串口支持 1 024 个时分复用(TDM)通道组中的一个可编程的 128 通道窗,支持 32 位字宽,数据速率可达 100 Mb/s。本系统中利用 SPORT 实现解码 DSP 与模数转换器的通信。

1.5 1 个 SPI 和 1 个 UART 接口

ADSP-BF561 有 1 个 SPI 兼容的端口,能够使控制器与多个 SPI 兼容的设备通信,SPI 接口使用 3 个引脚传输数据:2 个数据引脚(主输出-从输入 MOSI 和主输入-从输出 MISO)和一

个时钟引脚(串行时钟 SCK);1 个 SPI 片选输入引脚(SPISS#)可使其他 SPI 设备选择 DSP;7 个 SPI 片选输出引脚(SPISEL7-1#)使 DSP 能够选择其它 SPI 设备,这些 SPI 引脚也可以被重新配置为可编程标志引脚。通过这些引脚,SPI 端口提供了全双工的同步串行接口,支持主从模式和多主模式。在传输过程中,SPI 端口在 2 个串行数据线上通过移入和移出数据,同时完成发送和接收工作。串行时钟线使 2 条串行数据线上的数据移位和采样同步。

1.6 其他

RISC 式寄存器和指令模型,编程简单,编译环境友好,先进的调试、跟踪和性能监视;

32 bit 扩展总线接口;

12 个通用定时器;

48 个双向 GPIO 脚(其中 32 个与 PPI 复用);

看门狗定时器;

片内电压基准;

0.8 V 到 1.2 V V_{DD} (1.4 V 在 750 MHz);

3.3 V I/O;

297 PBGA 封装。

2 系统硬件设计

本方案利用 ADSP-BF561 以上特点,设计出便携式数字摄像机系统,整个系统工程如图 2 所示。

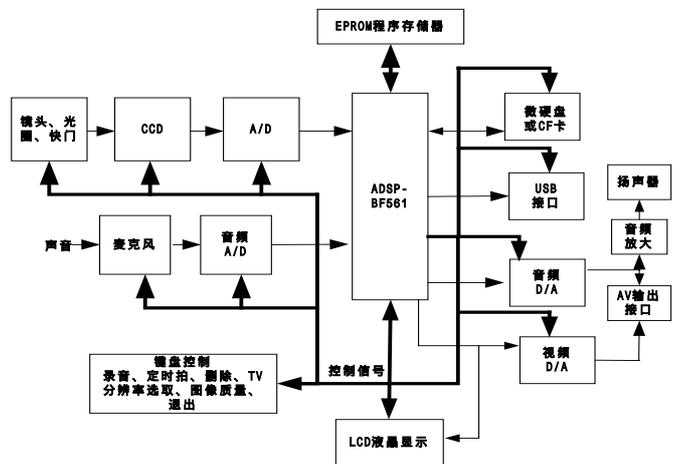


图 2 系统框图

2.1 微硬盘及 CF 卡接口

本系统具备 Compact flash (CF) 存储卡插槽,支持 CF I、II 型存储卡和 IBM 小硬盘。IBM 公司推出了与 CF 卡型接口一致的微型硬盘,容量已达到 1G。

CF 卡核心是 Flash ROM (闪存),闪存的读取次数是没有限制的,CF 卡内部有接口电路,其对外接口是 ATA 接口,也就是普通 IDE 硬盘接口。CF 卡包含两个基本部分:片内的芯片控制器和片内的存储模块。片内的存储模块用来存储数字信息,片内的芯片控制器用来实现与 ADSP-BF561 的接口及控制数据

在存储模块中的传输。

IBM 1GB 型大容量微型硬盘,重量仅为 16 g,采用工业标准 CFTypeII 格式,具有比目前闪存更高的性能优势,其媒介传输率高达 45.2 Mb/s,转动速度达 4 500 r/min,如此高的性能,可以使用户不必象往常一样不断下载数据,从而大大提高操作效率。Transcend 推出采用 2.2GB 小硬盘的 CF 卡,微型硬盘的高容量、轻巧、易携带的特点,能够极大地满足数字摄像机的存储需求。DSP 与存储 CF 卡或微硬盘的连接图 3 所示。

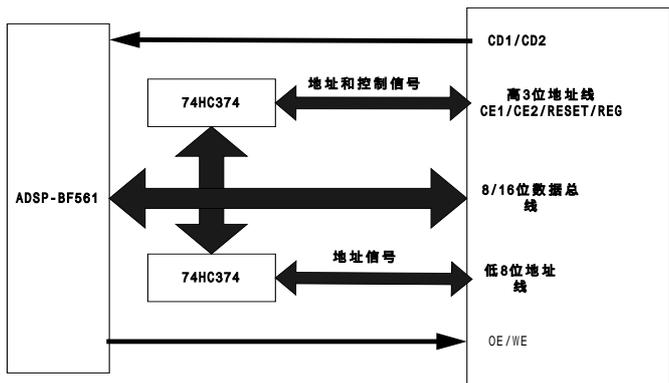


图 3 DSP 与存储 CF 卡或微硬盘的连接图

2.2 A/D 和 D/A 转换电路

本系统中 ADV7183 视频解码器提供了三路模拟视频信号输入通道,ADV7171 视频编码器提供了三路模拟视频信号输出通道。ADV7183 和 ADV7171 通过 PPI 口分别与 ADSP-BF561 相连。如图 4 为 ADV7183 与 ADSP-BF561 连接图,图 5 为 ADSP-BF561 与 ADV7171 连接图。

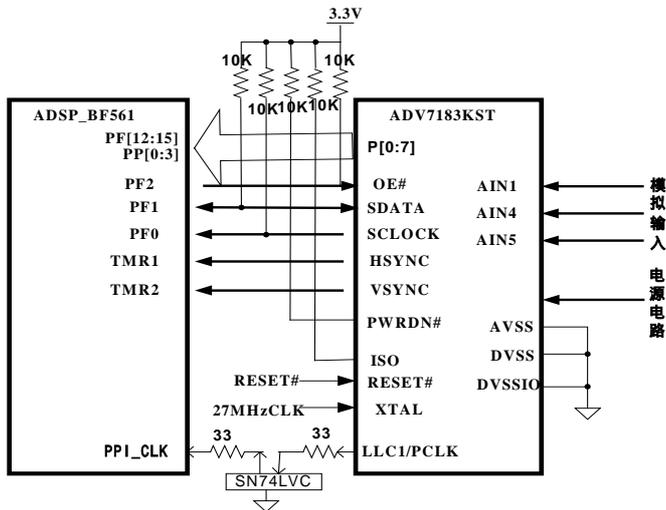


图 4 ADV7183 与 ADSP-BF561 连接图

使用 AD1836 实现语音信号 A/D、D/A 变换,DSP 的可编程标志管脚~PF4 用来选择 AD1836。发送端,经过此芯片的处理,模拟的语音信号就转变为 128 kb/s 的数字信号,再压缩至 8 kb/s 或更低码率,然后与编码后的视频信号存入小硬盘。

AD1836 音频编解码器提供了 3 路立体声音频输出和两路 96 kHz 多通道输入。ADSP-BF561 通过 SPORT0 口连接 AD1836

的数据输入和输出管脚。ADSP-BF561 支持 I²S 功能和时分复用 (TDM) 模式。I²S 允许编码器工作在 96 kHz 采样率,但是只允许使用 2 个输出通道,使用此模式时,TSCLK0(DSP SPORT0 发送串行时钟端口)和 RSCLK0(DSP SPORT0 接受串行时钟端口)以及 TFS0 (DSP SPORT0 发送帧同步端口)和 RFS0 (DSP SPORT0 接收帧同步端口)应在 DSP 外部连接。TDM 模式能工作在最大采样率为 48 kHz 条件下,允许所有的输入和输出通道同时使用。

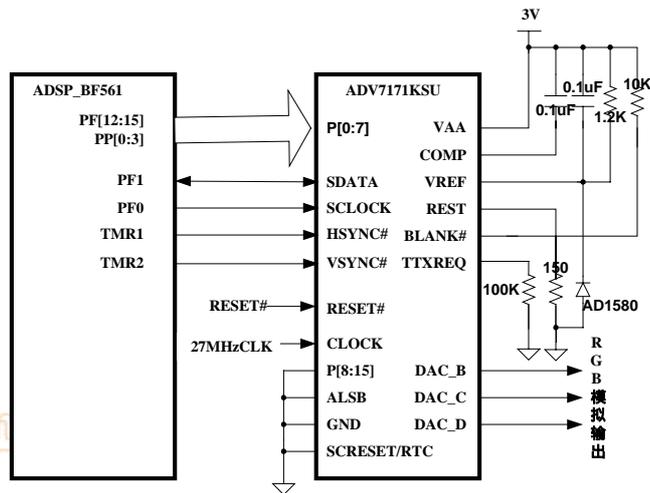


图 5 ADSP-BF561 和 ADV7171 连接图

2.3 键盘扫描电路

用 ADSP-BF561 的 GPIO 脚,可以直接与键盘直接相连。用内部软件来实现键盘扫描,用以转换摄像机退出、录音、定时自拍、删除文件、分辨率选取、图像质量选取和 CF 卡格式化等状态。

3 系统软件设计

数码摄像机的软件部分包括操作系统和音视频处理两部分,并分别运行在两个内核中。操作系统主要负责文件管理、显示、通信等模块。音视频部分主要有预处理和音视频压缩等模块。

3.1 嵌入式操作系统

操作系统是嵌入式系统中重要的系统软件。针对不同的处理器类型有多种选择方案,它们各有不同的特点。

Palm OS 是一种 32 位的嵌入式操作系统。Palm 提供了串行通信接口和红外线传输接口,利用它可以方便地与其他外部设备通信、传输数据;拥有开放的 OS 应用程序接口,开发商可根据需要自行开发所需的应用程序。

Windows CE 是微软开发的一个开放的、可升级的 32 位嵌入式操作系统,是基于掌上型电脑类的电子设备操作。Windows CE 具有模块化、结构化和基于 Win32 应用程序接口以及与处理器无关等特点。Windows CE 不仅继承了传统的 Windows 图形界面,并且在 Windows CE 平台上可以使用 Windows 95/98 上的编程工具(如 Visual Basic、Visual C++ 等)。使用同样的函数、使用同样的界面网格,使绝大多数的应用软件只需简单的修改和移植就可以在 Windows CE 平台上继续使用。

Linux 是一个类似于 Unix 的操作系统。嵌入式 Linux OS 的特点：

精简的内核，性能高、稳定，多任务。

适用于不同的 CPU，支持多种体系结构，如 X86、ARM、MIPS、ALPHA、SPARC 等。

能够提供完善的嵌入式 GUI 以及嵌入式 X-Windows。

提供嵌入式浏览器、邮件程序、MP3 播放器、MPEG 播放器、记事本等应用程序。

提供完整的开发工具和 SDK，同时提供 PC 上的开发版本。

用户可定制，可提供图形化的定制和配置工具。

常用嵌入式芯片的驱动集，支持大量的周边硬件设备，驱动丰富。

针对嵌入式的存储方案，提供实时版本和完善的嵌入式解决方案。

完善的中文支持，强大的技术支持，完整的文档。

开放源码，丰富的软件资源，广泛的软件开发者的支持，价格低廉，结构灵活，适用面广。

考虑嵌入式 Linux OS 的开发原码及较多的代码资源可以利用，本系统选择 Linux 作为该实验系统的设计。

3.2 视频压缩标准及实现

目前提出的图像压缩编码方法有很多种，如 JPEG、JPEG2000、MPEG-1、MPEG-2、MPEG-4。JPEG 静态图像压缩算法，它是国际通用图像压缩标准；JPEG2000 是 JPEG 升级版，压缩率比 JPEG 高 30% 左右，但它目前还是针对静态图像的；MPEG-1 主要用于多媒体存储和计算机多媒体通信；MPEG-2 在数字广播电视、网络视频通信、多点电视和高清晰度电视得到广泛应用。这里单对本系统所用到的 MPEG-4 做简单介绍。

MPEG-4 标准是一个适合多媒体应用的视听对象编码标准，采用基于对象的方式，通过对不同的视听对象（自然的或合成的）独立进行编码实现较高的压缩效率，同时可实现基于内容的交互功能，满足了多媒体应用中人机交互的需求使视频产品具备更大的灵活性和可扩展性。

MPEG-4 编码是基于 VOP 的，编码器主要由两部分组成：一是形状编码器；另一个是传统的运动估计和补偿及纹理编码器。VOP 采用帧内编码（简称 I-VOP）和帧间预测编码 [Inter-VOP]。帧间预测编码又可以分为前向因果预测编码 (P-VOP) 和前后向非因果编码 (B-VOP)，帧间预测编码消除了视频传输的时间冗余。对于 VOP 的编码，首先将各个 VOP 从上到下分成 16×16 大小的宏块 (MB)。具体的形状、运动和纹理编码基于 MB 进行。进行 MB 编码时，再把它分成 4 个 8×8 块 (block) 的亮度 Y 分量和 2 个 8×8 块的色彩 C_r 和 C_b 分量分别进行编码。然后对 6 个块分别进行 8×8 DCT 二维变换、量化和 Huffman 编码。

3.3 音频标准及实现

WMA: 日益普及的标准 Windows Media Player 软件格式，可提供比 MP3 更高的音质和压缩比。

MP3: 一种较早出现且在当今最为流行的数码音频压缩及解码格式。

AAC: 一种国际音频压缩标准。在存储相同音质的内容时，这种高性能格式所需的文件容量只有 MP3 的 2/3。

4 结束语

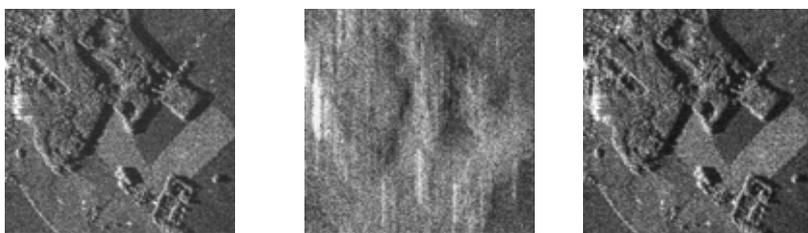
采用 ADI 公司的双核 ADSP-BF561 处理器实现了数字摄像机系统的构建，并选择微硬盘作为压缩数据记录的存储器，使系统更稳定，更小型化。采用 MPEG-4 的视频压缩编码算法，实现较高的压缩效率，记录的时间更长。

参考文献：

- [1] 林海虹, 刘慧. CF 卡与双核 DSP 的实现 [J]. 电子技术应用, 2002, (12).
- [2] 启光. 数码摄像机的一次革命 [J]. 实用影音技术, 2003, (5).
- [3] AD. ADSP-BF561 high speed preliminary technical data [Z]. 2004-01.
- [4] AD. ADSP-BF561 EZ-KIT lite evaluation system manual [Z]. 2004-01.
- [5] 张松刚. 多用途的高性能处理器——Blackfin 及其应用方案介绍 [M]. 2004.

作者简介：马海杰 (1980—)，女，浙江大学信息与通信工程研究所信号与信息处理专业，硕士研究生，从事视频压缩编码系统硬件设计研究。

(上接第 86 页)



(a) 原始图像 (b) 加了正弦相位误差的散焦图像 (c) 自聚焦处理后的图像

L1 数据
图 4 存储效果

参考文献：

- [1] Eichel P H, Ghiglia D C, and Jakowatz C V. Speckle processing method for synthetic aperture radar phase correction [J]. Opt. Lett., 1989, 14: 617-621.
- [2] Eichel P H and Jakowatz C V. Phase-gradient algorithm as an optimal estimator of the phase derivative [J]. Opt. Lett., 1989, 14(20).

- [3] Tsunoda S I, Pace F, Stence J and Woodring M, et al. Lynx: a high-resolution synthetic aperture radar [J]. SPIE Aerosense, 1999, 3704.
- [4] Charles V. Jakowatz, Jr. Daniel E. Wahl Pal H. Eichel Dennis C. Ghiglia Paul A. Thompson. Spotlight synthetic aperture radar: signal processing approach [M]. Boston/London/Dordrecht: Kluwer Academic Publishers, 1997.
- [5] ADSP-2106x SHARC® DSP microcomputer family datasheet analog device [Z].

作者简介：吴双力 (1981—)，男，北京航空航天大学硕士研究生，专业方向是信号与信息处理。